

PAT-NO: JP02001077412A

DOCUMENT-IDENTIFIER: JP 2001077412 A

TITLE: SEMICONDUCTOR ELEMENT AND MANUFACTURE THEREOF

PUBN-DATE: March 23, 2001

INVENTOR-INFORMATION:

NAME	COUNTRY
NOMURA, YASUHIKO	N/A
KUNISATO, TATSUYA	N/A
TOMINAGA, KOJI	N/A
HATA, MASAYUKI	N/A

ASSIGNEE-INFORMATION:

NAME	COUNTRY
SANYO ELECTRIC CO LTD	N/A

APPL-NO: JP11249024

APPL-DATE: September 2, 1999

INT-CL (IPC): H01L033/00

ABSTRACT:

PROBLEM TO BE SOLVED: To obtain a semiconductor element which is manufacturable at a low cost and with high efficiency and which has a small number of lattice defects, and a manufacturing method therefor.

SOLUTION: A light-emitting diode is constructed, such that an AlGa_N low-temperature buffer layer 2, an MG-GaN first high-temperature buffer layer 3, an undoped GaN second high-temperature buffer layer 4, an n-GaN contact layer 5, an MQW active layer 6, an undoped GaN protective layer 7, a p-AlGa_N clad layer 8 and a p-GaN contact layer 9 are formed in sequence on a sapphire substrate 1.

The layer 3 is formed on the layer 2 as a continuous film from the initial period of growth. As a result, the layer 3 has satisfactory crystallinity with reduced number of lattice defects, and hence can be formed into a thinner film.

COPYRIGHT: (C)2001,JPO

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-77412

(P2001-77412A)

(43) 公開日 平成13年3月23日(2001.3.23)

(51) Int.Cl.

H 0 1 L 33/00

識別記号

F I

H 0 1 L 33/00

キーワード(参考)

C 5 F 0 4 1

審査請求 未請求 請求項の数9 OL (全 12 頁)

(21) 出願番号 特願平11-249024

(22) 出願日 平成11年9月2日(1999.9.2)

(71) 出願人 000001889

三洋電機株式会社

大阪府守口市京阪本通2丁目5番5号

(72) 発明者 野村 康彦

大阪府守口市京阪本通2丁目5番5号 三洋電機株式会社内

(72) 発明者 國里 竜也

大阪府守口市京阪本通2丁目5番5号 三洋電機株式会社内

(74) 代理人 100098305

弁理士 福島 祥人

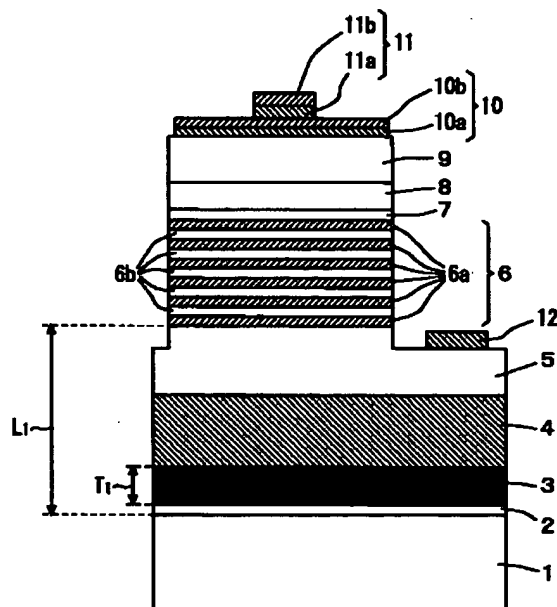
最終頁に続く

(54) 【発明の名称】 半導体素子およびその製造方法

(57) 【要約】

【課題】 低コストおよび高い製造効率で製造が可能でありかつ格子欠陥が低減された半導体素子およびその製造方法を提供することである。

【解決手段】 発光ダイオードは、サファイア基板1上にAlGaIn低温バッファ層2、Mg-GaN第1高温バッファ層3、アンドープGaN第2高温バッファ層4、n-GaNコンタクト層5、MQW活性層6、アンドープGaN保護層7、p-AlGaInクラッド層8およびp-GaNコンタクト層9が順に形成されている。Mg-GaN第1高温バッファ層3は成長初期から連続膜としてAlGaIn低温バッファ層2上に形成される。このため、Mg-GaN第1高温バッファ層3は格子欠陥が低減され良好な結晶性を有しており、薄膜化が可能である。



【特許請求の範囲】

【請求項1】 基板上に非単結晶のIII族窒化物系半導体から構成される第1のバッファ層が形成され、前記第1のバッファ層上に、II族元素がドーパされた単結晶のIII族窒化物系半導体から構成される第2のバッファ層が形成され、前記第2のバッファ層上に、III族窒化物系半導体から構成される素子領域が形成されたことを特徴とする半導体素子。

【請求項2】 前記第2のバッファ層と前記素子領域との間にアンドープのIII族窒化物系半導体から構成される第3のバッファ層が形成されたことを特徴とする請求項1記載の半導体素子。

【請求項3】 前記第2のバッファ層は、異なる組成を有する複数のIII族窒化物系半導体層からなることを特徴とする請求項1または2記載の半導体素子。

【請求項4】 前記II族元素はマグネシウムまたは亜鉛であることを特徴とする請求項1〜3のいずれかに記載の半導体素子。

【請求項5】 前記III族窒化物系半導体はガリウム、アルミニウム、インジウム、タリウムおよびホウ素の少なくとも1つを含む窒化物系半導体であることを特徴とする請求項1〜4のいずれかに記載の半導体素子。

【請求項6】 前記素子領域は発光層を含むことを特徴とする請求項1〜5のいずれかに記載の半導体素子。

【請求項7】 基板上にIII族窒化物系半導体から構成される第1のバッファ層を第1の基板温度で形成し、前記第1のバッファ層上に、II族元素がドーパされたIII族窒化物系半導体から構成される第2のバッファ層を前記第1の基板温度よりも高い第2の基板温度で形成し、前記第2のバッファ層上に、III族窒化物系半導体から構成される素子領域を形成することを特徴とする半導体素子の製造方法。

【請求項8】 前記第2のバッファ層の形成後、前記第2のバッファ層上に、III族窒化物系半導体から構成される第3のバッファ層を前記第1の基板温度よりも高い第3の基板温度で形成し、前記第3のバッファ層上に前記素子領域を形成することを特徴とする請求項7記載の半導体素子の製造方法。

【請求項9】 前記素子領域に発光層を形成することを特徴とする請求項7または8記載の半導体素子の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、GaN（窒化ガリウム）、AlN（窒化アルミニウム）、InN（窒化インジウム）、BN（窒化ホウ素）もしくはTiN（窒化タリウム）またはこれらの混晶等のIII-V族窒化物系半導体（以下、窒化物系半導体と呼ぶ）からなる化合物半導体層を有する半導体素子およびその製造方法に関する。

【0002】

【従来の技術】GaN、AlGaN、InGaN、AlInGaN等の窒化物系半導体から構成される半導体素子は、可視から紫外に渡る領域の光に対する受光素子またはこのような光を発生する発光素子として、あるいは高温下で使用する耐環境電子素子として、または移動体通信等で使用する高周波ハイパワー電子素子として、その応用が期待されている。

【0003】通常、これらの窒化物系半導体素子の製造の際には、GaNからなる基板が実用化されていないため、GaNとは格子定数が大きく異なるサファイアやSiC等からなる基板上に、MOVPE法（有機金属化学的気相成長法）またはMBE法（分子線エピタキシャル成長法）により、素子領域を含むGaN系半導体層をヘテロエピタキシャル成長させている。

【0004】ここで、格子定数の大きく異なる基板上に、直接、高温下で単結晶のGaN系半導体を成長させた場合、GaN系半導体の結晶性が悪くなり実用レベルの半導体層が得られない。このため、従来においては、以下に示す方法が用いられている。

【0005】例えば、ジャーナル・オブ・クリスタル・グロースの第98巻209頁に開示されている方法によれば、図4（a）に示すように、基板温度を低温（例えば600℃）にしてサファイア等の基板51上に非単結晶のAlNを成長させ、低温バッファ層52を形成する。その後、図4（b）に示すように基板温度を高温（例えば1000℃）にして、低温バッファ層52上に単結晶のGaN53aを成長させる。この場合、成長初期においてGaN53aは低温バッファ層52上の所定領域に島状に成長する。

【0006】図4（c）に示すように、結晶成長に伴い島状の各GaN53aが合体して連続膜となりGaN層53が形成される。この場合、合体部において格子欠陥（転位）55が発生する。このため、図4（d）に示すように、連続膜形成後もμmのオーダーの大きな膜厚T₃になるまでGaN層53を成長させる。膜厚T₃を大きくすることにより、平坦でかつ結晶性が改善された実用レベルのGaN層53が得られる。

【0007】ここで、上記のような膜厚T₃の大きなGaN層53は、結晶性を向上させるためのバッファ層であると考えられる。この場合、GaN層53は低温バッファ層52の成長時の基板温度よりも高い基板温度で成長することから、GaN層53を高温バッファ層と呼ぶ。

【0008】上記のように基板51上に低温バッファ層52を形成し、さらに膜厚の大きな高温バッファ層、すなわちGaN層53を形成することにより、GaN層53上に形成する窒化物系半導体層の結晶性が向上する。

【0009】以上のような窒化物系半導体層の形成方法は、GaN系半導体素子、例えばGaN系発光ダイオー

ドの製造方法に用いられる。

【0010】図5は従来のGa_xN系発光ダイオードの一例を示す断面図である。なお、図5の発光ダイオードは、特開平8-228025号に開示されている。

【0011】図5に示す発光ダイオードにおいては、サファイア基板101上に、アンドープGa_xN低温バッファ層102、n-GaNコンタクト層103、n-AlGa_xN第2クラッド層104、n-InGa_xN第1クラッド層105、InGa_xN活性層106、p-InGa_xN第1クラッド層107、p-AlGa_xN第2クラッド層108およびp-GaNコンタクト層109が順に形成されている。

*

4
*【0012】p-GaNコンタクト層109からn-GaNコンタクト層103までの一部領域がエッチングにより除去され、露出したn-GaNコンタクト層103の所定領域上面にTi膜およびAl膜からなるn側電極111が形成されている。また、p-GaNコンタクト層109の所定領域上面にNi膜およびAu膜からなるp側電極110が形成されている。

【0013】この場合、InGa_xN活性層106が素子領域に相当する。各層102~109の膜厚および成長時の基板温度は表1に示す通りである。

【0014】

【表1】

	膜厚 (nm)	基板温度 (°C)
GaN低温バッファ層102	50	500
n-GaNコンタクト層103	4000	1050
n-AlGa _x N第2クラッド層104	100	1050
n-InGa _x N第1クラッド層105	50	800
InGa _x N活性層106	40	800
p-InGa _x N第1クラッド層107	50	800
p-AlGa _x N第2クラッド層108	100	1050
p-GaNコンタクト層109	500	1050

【0015】表1に示すように、上記の発光ダイオードの製造の際は、サファイア基板101上に基板温度500℃でアンドープGa_xN低温バッファ層102を成長させた後、基板温度を1050℃に上げて、n-GaNを成長させる。この場合、図4において前述したように、成長初期においてn-GaNはアンドープGa_xN低温バッファ層102の所定領域上に島状に成長する。成長に伴い島状の各n-GaNが合体して連続膜となり、n-GaNコンタクト層103が形成される。この場合、合体部において転位55が発生する。このため、連続膜形成後もn-GaNコンタクト層103を成長させ、膜厚T₄を4μmと大きくすることにより結晶性を改善する。

【0016】上記のようにして形成したn-GaNコンタクト層103上に、さらに各層104~109を表1に示す基板温度で成長させる。この場合、上記のようにn-GaNコンタクト層103の結晶性が改善されているため、その上に形成された各層104~109においても結晶性が向上する。各層104~109、特に素子領域であるInGa_xN活性層106の結晶性が向上することにより、発光ダイオードの素子特性および信頼性が向上する。

【0017】上記の発光ダイオードにおいて、n-GaNコンタクト層103は、n側電極111との電氣的接

※続を達成する役割以外に、各層104~109の結晶性の向上を図る重要な役割を果たしているものと考えられる。すなわち、n-GaNコンタクト層103は、バッファ層としての機能を兼ね備えており、前述の高温バッファ層に相当するものと考えられる。

【0018】上記の発光ダイオードにおいては、高温バッファ層として機能する膜厚T₄の大きなn-GaNコンタクト層103によって、InGa_xN活性層106がサファイア基板101の結晶成長面から約4.2μm離れた距離L₂に位置している。

【0019】

【発明が解決しようとする課題】しかしながら、発光ダイオードにおいて、高温バッファ層は構造上必須のものではない。このため、高温バッファ層の膜厚を大きくすることにより、製造コストが増加しかつ製造効率が低下する。上記の発光ダイオードにおいては、高温バッファ層としての機能を備えたn-GaNコンタクト層103の膜厚T₄を大きくするため、余分なコストおよび時間がかかり、発光ダイオードの製造コストの増加および製造効率の低下を招く。

【0020】また、上記のようにアンドープGa_xN低温バッファ層102およびn-GaNコンタクト層103を形成した場合においても、n-GaNコンタクト層103の形成時に発生する転位55は存在したままであ

り、また、サファイア基板101との格子定数の違いから各層102~109中にはサファイア基板101から上下に延びる転位(図示せず)が存在している。このため、サファイア基板101上のGaN系半導体の転位密度は $10^9 \sim 10^{10} \text{ cm}^{-2}$ オーダーとなる。したがって、発光ダイオードの素子特性および信頼性の向上のためには、より転位(格子欠陥)の低減を図る必要がある。

【0021】本発明の目的は、低コストおよび高い製造効率で製造が可能でありかつ格子欠陥が低減された半導体素子およびその製造方法を提供することである。

【0022】

【課題を解決するための手段および発明の効果】本発明に係る半導体素子は、基板上に非単結晶のIII族窒化物系半導体から構成される第1のバッファ層が形成され、第1のバッファ層上に、II族元素がドーパされた単結晶のIII族窒化物系半導体から構成される第2のバッファ層が形成され、第2のバッファ層上に、III族窒化物系半導体から構成される素子領域が形成されたものである。

【0023】本発明に係る半導体素子において、第2のバッファ層は、成長初期から連続膜として第1のバッファ層上に形成される。このため、第2のバッファ層は格子欠陥(転位)が低減されており、良好な結晶性を有する。また、このような第2のバッファ層上に形成された素子領域は良好な結晶性を有する。それにより、良好な素子特性を有しかつ信頼性の高い半導体素子が得られる。

【0024】また、第2のバッファ層においては、小さな膜厚においても良好な結晶性が得られる。このため、第2のバッファ層の薄膜化が可能である。それにより、半導体素子において、製造コストの低減および製造効率の向上が図られる。

【0025】第2のバッファ層と素子領域との間にアンドープのIII族窒化物系半導体から構成される第3のバッファ層が形成されてもよい。

【0026】アンドープのIII族窒化物系半導体から構成される第3のバッファ層においては、ドーパにより発生する格子欠陥が存在しない。このため、II族元素がドーパされた第2のバッファ層に比べて結晶性がより良好である。また、第3のバッファ層は、膜厚を大きくしても結晶成長表面が平坦であり、結晶性が劣化しない。このような第3のバッファ層上に素子領域が形成された半導体素子においては、素子領域の結晶性がより向上するため、素子特性および信頼性のさらなる向上が図られる。

【0027】また、第2のバッファ層は、異なる組成を有する複数のIII族窒化物系半導体層からなってもよい。このような多層構造を有する第2のバッファ層においても、格子欠陥(転位)が低減されており、結晶性の向上が図られる。

【0028】II族元素はマグネシウムまたは亜鉛であってもよい。これらがドーパされた第2のバッファ層は、成長初期から連続膜として第1のバッファ層上に形成される。このため、第2のバッファ層は良好な結晶性を有する。

【0029】また、III族窒化物系半導体はガリウム、アルミニウム、インジウム、タリウムおよびホウ素の少なくとも1つを含む窒化物系半導体であってもよい。

【0030】このようなIII族窒化物系半導体から構成される半導体素子においては、基板とIII族窒化物系半導体との格子定数の違いから多数の格子欠陥(転位)が存在している。したがって、第2のバッファ層において格子欠陥(転位)を低減することは、半導体素子の素子特性および信頼性を向上させる上で有効である。

【0031】また、素子領域は発光層を含んでもよい。この場合、発光強度等の素子特性が良好でかつ信頼性の高い半導体発光素子が得られる。

【0032】本発明に係る半導体素子の製造方法は、基板上にIII族窒化物系半導体から構成される第1のバッファ層を第1の基板温度で形成し、第1のバッファ層上にII族元素がドーパされたIII族窒化物系半導体から構成される第2のバッファ層を第1の基板温度よりも高い第2の基板温度で形成し、第2のバッファ層上に、III族窒化物系半導体から構成される素子領域を形成するものである。

【0033】本発明に係る半導体素子の製造方法においては、第2のバッファ層が成長初期から連続膜として第1のバッファ層上に形成される。このため、格子欠陥(転位)が低減された結晶性の良好な第2のバッファ層を形成することが可能となる。また、このような第2のバッファ層上に素子領域を形成することにより、素子領域の結晶性の向上を図ることが可能となる。それにより、半導体素子において、素子特性および信頼性の向上が図られる。

【0034】また、上記のようにして形成した第2のバッファ層においては、小さな膜厚においても良好な結晶性が実現できるため、薄膜化が可能である。それにより、半導体素子の製造コストの低減および製造効率の向上が図られる。

【0035】また、第2のバッファ層の形成後、第2のバッファ層上に、III族窒化物系半導体から構成される第3のバッファ層を第1の基板温度よりも高い第3の基板温度で形成し、第3のバッファ層上に素子領域を形成してもよい。

【0036】アンドープのIII族窒化物系半導体から構成される第3のバッファ層においては、ドーパにより発生する格子欠陥が存在しない。このため、II族元素がドーパされた第2のバッファ層に比べて結晶性がより良好である。また、第3のバッファ層は、膜厚を大きくしても結晶成長表面が平坦であり、結晶性が劣化しない。こ

7

のような第3のバッファ層上に素子領域を形成することにより、素子領域の結晶性をより向上させることが可能となる。それにより、半導体素子において、素子特性および信頼性のさらなる向上が図られる。

【0037】また、素子領域に発光層を形成してもよい。それにより、良好な素子特性を有しかつ信頼性の高い半導体発光素子を製造することが可能となる。

【0038】

【発明の実施の形態】図1は本発明に係る半導体素子の一例を示す模式的断面図である。なお、本例においては、半導体素子として発光ダイオードについて説明する。

【0039】図1に示す発光ダイオードにおいては、サファイア基板1上に、アンドープのAlGaIn低温バッファ層2、MgがドーパされたGaInからなる膜厚 T_1 80nmのMg-GaN第1高温バッファ層3、膜厚400nmのアンドープGaIn第2高温バッファ層4、膜厚 $1.5\mu\text{m}$ のn-GaNコンタクト層5、MQW(多重量子井戸)活性層(発光層)6、膜厚10nmのアンドープGaIn保護層7、膜厚150nmのp-Al_{0.05}Ga_{0.95}Nクラッド層8および膜厚300nmのp-GaNコンタクト層9が順に形成されている。なお、この場合のn型ドーパントとしてはSiが用いられており、p型ドーパントとしてはMgが用いられている。

【0040】本例においては、AlGaIn低温バッファ層2が第1のバッファ層に相当し、Mg-GaN第1高温バッファ層3が第2のバッファ層に相当し、アンドープGaIn第2高温バッファ層4が第3のバッファ層に相当する。

【0041】MQW活性層6は、膜厚5nmのアンドー

8

p-GaNからなる6つの障壁層6aと、膜厚5nmのアンドープIn_{0.35}Ga_{0.65}Nからなる5つの井戸層6bとが交互に積層されてなる多重量子井戸構造を有する。本例においては、MQW発光層が素子領域に相当する。また、MQW活性層6の結晶劣化を防止するため、MQW活性層6上にアンドープGaIn保護層7が形成されている。

【0042】p-GaNコンタクト層9からn-GaNコンタクト層5までの一部領域がエッチングにより除去され、露出したn-GaNコンタクト層5の所定領域上面に、膜厚500nmのAl膜からなるn側電極12が形成されている。また、p-GaNコンタクト層9の所定領域上面には、膜厚2nmのNi膜10aおよび膜厚4nmのAu膜10bを積層してなるp側透光性電極10が形成され、さらにその上に、膜厚30nmのTi膜11aおよび膜厚500nmのAu膜11bを積層してなるp側パッド電極11が形成されている。

【0043】図1に示す発光ダイオードは、以下のようにして製造される。発光ダイオードの製造の際には、まず、MOVPE装置内にc(0001)面を基板表面とするサファイア基板1を配置し、MOVPE法により、サファイア基板1のc(0001)面上にAlGaIn低温バッファ層2、Mg-GaN第1高温バッファ層3、アンドープGaIn第2高温バッファ層4、n-GaNコンタクト層5、MQW活性層6、アンドープGaIn保護層7、p-Al_{0.05}Ga_{0.95}Nクラッド層8およびp-GaNコンタクト層9を順に成長させる。なお、各層2~9の膜厚および成長時の条件に関しては表2に示す通りである。

30 【0044】

【表2】

	膜厚 (nm)	成長時の 基板温度 (°C)	原料ガス	キャリアガス
AlGaIn低温バッファ層2	20	600	NH ₃ , TMAI, TMGa	H ₂ , N ₂
Mg-GaN 第1高温バッファ層3	80	1150	NH ₃ , TMGa, Cp ₂ Mg	H ₂ , N ₂
アンドープ GaN 第2高温バッファ層4	400	1150	NH ₃ , TMGa	H ₂ , N ₂
n-GaNコンタクト層5	1500	1150	NH ₃ , TMGa, SiH ₄	H ₂ , N ₂
MOW活性層6 <div><div>アンドープ GaN 障壁層6a (6層) アンドープ In_{0.35}Ga_{0.65}N 井戸層6b (5層)</div><div>5 (1層) 5 (1層)</div></div>	850	<div><div>NH₃, TEGa</div><div>NH₃, TEGa, TMIIn</div></div>	H ₂ , N ₂	
アンドープ GaN保護層7	10	850	NH ₃ , TEGa	H ₂ , N ₂
p-Al _{0.05} Ga _{0.95} N クラッド層8	150	1150	NH ₃ , TMGa, TMAI, Cp ₂ Mg	H ₂ , N ₂
p-GaNコンタクト層9	300	1150	NH ₃ , TMGa, Cp ₂ Mg	H ₂ , N ₂

【0045】表2中のTMAIはトリメチルアルミニウムを表しており、TMGaはトリメチルガリウムを表しており、TMIInはトリメチルインジウムを表しており、TEGaはトリエチルガリウムを示している。また、原料ガスにおけるNH₃は窒素源であり、TMAIはアルミニウム源であり、TMGaおよびTEGaはガリウム源であり、TMIInはインジウム源である。また、SiH₄（シランガス）はn型のドーパントガスであり、Cp₂Mg（ビスシクロペンタジエニルマグネシウム）はp型のドーパントガスである。

【0046】なお、各層2～9の成長時の基板温度は、表2中に記載の基板温度に限定されるものではない。AlGaIn低温バッファ層2の成長時には、基板温度を非単結晶成長温度に設定すればよく、各層3～9の成長時には、基板温度を単結晶成長温度に設定すればよい。特に、各層3～5、8、9の成長時には基板温度を1000～1200℃に設定することが好ましく、また、各層6、7の成長時には基板温度を700～1000℃に設定することが好ましい。

【0047】また、各層2～9の成長時に供給されるH₂およびN₂混合のキャリアガスにおいて、H₂の含有率は、各層2～5の成長時には約50%であり、各層6、7の成長時には約1～5%であり、各層7～9の成長時には約1～3%である。

【0048】次に、各層2～9の形成方法の詳細について説明する。図2は各層2～4の形成方法の一例を示す模式的工程断面図である。

【0049】まず、図2(a)に示すように、基板温度を600℃に保持した状態で原料ガスおよびキャリアガスを供給し、非単結晶のアンドープAlGaInからなるAlGaIn低温バッファ層2を成長させる。

【0050】次に、基板温度を1150℃に上げる。図2(b)に示すように、1150℃に保持した状態で原料ガスおよびキャリアガスを供給し、単結晶のMg-GaNからなるMg-GaN第1高温バッファ層3を、成長速度約0.7nm/sで成長させる。この場合、Mg-GaN第1高温バッファ層3は成長初期から連続膜として成長する。したがって、図4に示す従来例のように島状に成長したGaN53aの合体部において転位55が発生することなく、格子欠陥（転位）が低減される。また、このようなMg-GaN第1高温バッファ層においては、小さな膜厚T₁においても良好な結晶性が得られるので薄膜化が可能となる。

【0051】なお、上記のようにして形成したMg-GaN第1高温バッファ層3においては、ドーパされたMgに起因する格子欠陥が発生する。しかしながら、この

ようにMgドーパにより発生する格子欠陥の増加よりも、転位55に起因する格子欠陥低減の効果の方が大きいために、Mg-GaN第1高温バッファ層3における全体の格子欠陥は、従来の高温バッファ層よりも低減される。

【0052】また、Mg-GaN第1高温バッファ層3の膜厚 T_1 をあまり大きくしすぎると結晶成長表面の凹凸が増加し、その結晶性が劣化するので、第1高温バッファ層3の膜厚 T_1 は厚くても数1000Å程度とすることが好ましい。

【0053】続いて、図2(c)に示すように、基板温度を1150℃に保持した状態で原料ガスおよびキャリアガスを供給し、単結晶のアンドープGaNからなるアンドープGaN第2高温バッファ層4を、成長速度約3 $\mu\text{m}/\text{h}$ で成長させる。アンドープGaN第2高温バッファ層4は、格子欠陥が低減されたMg-GaN第1高温バッファ層3上に形成されるため、結晶性が良好である。また、アンドープGaNは、ドーパにより発生する格子欠陥が存在しないのでMg-GaNに比べて結晶性が高い。このため、アンドープGaN第2高温バッファ層4は、Mg-GaN第1高温バッファ層3に比べてさらに結晶性が向上する。

【0054】なお、上記においては、AlGaN低温バッファ層2の成長時の基板温度が第1の基板温度に相当し、Mg-GaN第1高温バッファ層3の成長時の基板温度が第2の基板温度に相当し、アンドープGaN第2高温バッファ層4の成長時の基板温度が第3の基板温度に相当する。

【0055】以下、アンドープGaN第2高温バッファ層4形成後の製造工程について、図1を参照しながら説明する。

【0056】基板温度を1150℃に保持した状態で原料ガスおよびキャリアガスを供給し、Siによりn型にドーパされた単結晶のn-GaNからなるn-GaNコンタクト層5を、成長速度約3 $\mu\text{m}/\text{h}$ で成長させる。

【0057】次に、基板温度を850℃に下げる。850℃に保持した状態で、単結晶のアンドープGaNからなる6つの障壁層6aと、単結晶のアンドープIn_{0.35}Ga_{0.65}Nからなる5つの井戸層6bとを交互に成長させる。それにより、多重量子井戸構造を有するMQW活性層6を形成する。さらに連続して、単結晶のアンドープGaNからなるアンドープGaN保護層7を成長させる。なお、この場合のMQW活性層6およびアンドープGaN保護層7の成長速度は0.4nm/sである。

【0058】上記のようにしてアンドープGaN保護層7を形成した後、基板温度を1150℃に上げる。1150℃に保持した状態で原料ガスおよびキャリアガスを供給し、Mgによりp型にドーパされた単結晶のp-Al_{0.05}Ga_{0.95}Nからなるp-AlGaNクラッド層8を成長させる。さらに、基板温度を1150℃に保持し

た状態で原料ガスおよびキャリアガスを供給し、Mgによりp型にドーパされた単結晶のp-GaNからなるp-GaNコンタクト層9を成長させる。なお、この場合のp-Al_{0.05}Ga_{0.95}Nクラッド層8およびp-GaNコンタクト層9の成長速度は約3 $\mu\text{m}/\text{h}$ である。

【0059】上記において、p-Al_{0.05}Ga_{0.95}Nクラッド層8およびp-GaNコンタクト層9の成長時には、前述のようにキャリアガスにおけるH₂の含有率を1~3%と低くしている。それにより、N₂雰囲気中で熱処理することなくMgドーパントを活性化することができ、高キャリア濃度のp型半導体層が得られる。

【0060】上記のようにしてサファイア基板1上に各層2~9を成長させた後、p-GaNコンタクト層9上の所定領域にNiマスクを形成し、これを用いてp-GaNコンタクト層9からn-GaNコンタクト層5までの一部領域をRIE法(反応性イオンビームエッチング法)等によりエッチングする。それにより、n-GaNコンタクト層5の所定領域を露出させ、n側電極形成領域を形成する。このn側電極形成領域上に、真空蒸着法等により、Al膜からなるn側電極12を形成する。

【0061】一方、p-GaNコンタクト層9上のほぼ全面にNi膜10aおよびAu膜10bを順に積層し、p型透光性電極10を形成する。さらに、p側透光性電極10上の所定領域にTi膜11aおよびAu膜11bを順に積層し、p側パッド電極11を形成する。なお、p側透光性電極10およびp側パッド電極11は真空蒸着法等により形成する。

【0062】p側透光性電極10、p側パッド電極11およびn側電極12を形成した後、500℃で熱処理を行う。このようにして、p側透光性電極10をp-GaNコンタクト層9にオーミック接触させるとともに、n側電極12をn-GaNコンタクト層5にオーミック接触させる。

【0063】以上のようにして、図1に示す発光ダイオードが得られる。以上の製造方法により製造した発光ダイオードにおいては、Mg-GaN第1高温バッファ層3が成長初期から連続膜としてAlGaN低温バッファ層2上に形成されるため、Mg-GaN第1高温バッファ層3の格子欠陥が低減されており、結晶性が良好である。また、Mg-GaN第1高温バッファ層3上にさらに結晶性の良好なアンドープGaN第2高温バッファ層4が形成されているため、Mg-GaN第1高温バッファ層3中に存在するドーパによる格子欠陥の影響が改善される。このため、アンドープGaN第2高温バッファ層4上に形成された各層5~9、特に素子領域であるMQW活性層6においては、より良好な結晶性が実現される。したがって、上記の発光ダイオードにおいては、発光強度等の素子特性の向上が図られるとともに、信頼性の向上が図られる。

【0064】ここで、Mg-GaN第1高温バッファ層

3は、小さな膜厚 T_1 においても良好な結晶性が得られるため、薄膜化が可能である。また、Mg-GaN第1高温バッファ層3およびアンドープGaN第2高温バッファ層4が形成されているため、n-GaNコンタクト層5は高温バッファ層として機能する必要がない。したがって、n-GaNコンタクト層5の膜厚を小さくすることが可能である。それにより、サファイア基板1の結晶成長面からMQW活性層6までの距離 L_1 が約2.0 μm 、すなわち図5に示す従来例における距離 L_2 の約2分の1となる。したがって、発光ダイオードの製造コストの低減が図られるとともに、製造効率の向上が図られる。

【0065】上記においては、第1高温バッファ層3がMgがドーパされたGaN層(Mg-GaN層)から構成されているが、これに限らず、MgがドーパされたII族窒化物系半導体、すなわちGa、Al、In、BおよびTlのうちの少なくとも1つを含む窒化物系半導体から構成されていけばよい。例えば、MgがドーパされたAlBN、AlGa_{1-x}N、AlN、InGa_{1-x}N等のIII族窒化物系半導体から第1高温バッファ層3を構成してもよい。

【0066】また、第1高温バッファ層3を構成するII族窒化物系半導体にドーパする不純物としては、Mg以外に、Zn、Be等の他のII族元素を用いることができる。例えば、ZnがドーパされたGaN、AlN、AlGa_{1-x}N、AlBN、InGa_{1-x}N等のIII族窒化物系半導体から第1高温バッファ層3を構成してもよい。このようなII族元素がドーパされたIII族窒化物系半導体は成長初期から連続膜として成長するため、転位55に起因する格子欠陥を低減することができる。

【0067】さらに、第1高温バッファ層3は多層構造とすることもできる。例えば、1または複数のMg-GaN層と、1または複数のMg-AlN層とを交互に積層してなるMg-GaN/Mg-AlN超格子構造を有する第1高温バッファ層3としてもよい。前述の通りII族元素がドーパされたIII族窒化物系半導体は成長初期から連続膜として成長するので、II族元素がドーパされかつGaNやAlNのように互いに異なる組成を有する複数のIII族窒化物系半導体層を積層した多層構造の第1高温バッファ層3とすることによっても、単層構造のMg-GaN第1高温バッファ層3を形成した場合と同様の効果が得られる。

【0068】また、第2高温バッファ層4についても前述のGaNに限らず、他のIII族窒化物系半導体から構成することができる。例えば、アンドープのAlBN、AlGa_{1-x}N、AlN、InGa_{1-x}N等のIII族窒化物系半導体から第2高温バッファ層4を構成してもよい。

【0069】このような第2高温バッファ層4は、第1高温バッファ層3を構成するIII族窒化物系半導体と同じIII族窒化物系半導体から構成することが好ましい。

例えば、第1高温バッファ層3をGaNから構成した場合にあつては、第2高温バッファ層4もGaNから構成することが好ましく、第1高温バッファ層3をAlNから構成した場合にあつては、第2高温バッファ層4もAlNから構成することが好ましい。このように、第2高温バッファ層4を第1高温バッファ層3を構成するIII族窒化物系半導体と同じIII族窒化物系半導体から構成することで、第2高温バッファ層4の結晶性をより向上させることができる。

【0070】また、各層2、5～9の構成は、III族窒化物系半導体、すなわちGa、Al、In、BおよびTlの少なくとも1つを含む窒化物系半導体から構成されていけば、上記の構成に限定されるものではない。

【0071】なお、上記においては、Mg-GaN第1高温バッファ層3上にアンドープGaN第2高温バッファ層4が形成されているが、アンドープGaN第2高温バッファ層4が省略された構造であってもよい。この場合、例えばMg-GaN第1高温バッファ層3上に、膜厚2 μm のn-GaNコンタクト層5が形成された構造となる。

【0072】なお、アンドープGaN第2バッファ層4を形成せずにn-GaNコンタクト層5の膜厚を大きくする場合、膜厚の増加に伴ってn-GaNコンタクト層5の結晶成長表面の凹凸が増加し、結晶性が劣化するおそれがある。また、Mg-GaN第1高温バッファ層3にはドーパによる格子欠陥が存在している。以上のことから、Mg-GaN第1高温バッファ層3上にアンドープGaN第2高温バッファ層4を形成することが好ましい。

【0073】また、上記においては、アンドープGaN第2高温バッファ層4上に、n型半導体層、素子領域およびp型半導体層が順に形成されているが、p型半導体層、素子領域およびn型半導体層の順に形成されてもよい。

【0074】上記においては、c(0001)面を基板表面とするサファイア基板1を用いているが、他の面方位のサファイア基板を用いてもよい。あるいは、サファイア基板1以外に、Si、スピネル、SiC、GaP、GaAs等からなる基板を用いてもよい。

【0075】さらに、各層2～9を構成する窒化物系半導体の結晶構造は、ウルツ鉱型構造であってもよく、あるいは閃亜鉛型構造であってもよい。

【0076】なお、本発明に係る半導体素子の製造方法は、上記の発光ダイオードに限らず、半導体レーザ素子等の発光素子、トランジスタ等の電子素子、フォトダイオード等の受光素子の製造方法においても適用可能である。この場合、アンドープの第2高温バッファ層上に形成された窒化物系半導体層、特に素子領域の結晶性が向上するため、素子特性および信頼性の向上が図られる。

50 なお、ダブルヘテロ構造を有する発光ダイオード、半導

体レーザ素子等の発光素子においては活性層（発光層）が素子領域に相当し、シングルヘテロ構造を有する発光素子においてはpn接合部分の発光領域が素子領域に相当し、フォトダイオード等の受光素子においてはpn接合領域またはpin接合におけるi層が素子領域に相当し、トランジスタ等の電子素子においてはチャネル領域が素子領域に相当する。

【0077】

【実施例】[実施例1-1] 図2に示す窒化物系半導体層の形成方法により、図2(d)に示すようなサファイア基板1上にAlGaIn低温バッファ層2、Mg-GaN高温バッファ層3およびアンドープGaN層4を順に形成してなる試料を作製した。

【0078】本例においては、アンドープGaN層4の膜厚の異なる複数の試料を作製した。この場合、アンドープGaN層4の膜厚は0.5~4 μ mの範囲内とし、AlGaIn低温バッファ層2の膜厚は20nmとし、Mg-GaN高温バッファ層3の膜厚は80nmとした。

【0079】上記のようにして作製した各試料について、X線回折により、アンドープGaN層4の結晶性を評価した。

【0080】[実施例1-2] Mg-GaN高温バッファ層3の代わりに膜厚80nmのMg-Al_{1-x}Bi_xIn高温バッファ層3を形成した点を除いて、実施例1-1と同様の方法により試料の作製およびアンドープGaN層4の結晶性の評価を行った。

【0081】さらに、上記と同様にして、膜厚80nmのMg-Al_{1-y}Ga_yIn高温バッファ層3を形成した試料および膜厚80nmのMg-In_zGa_{1-z}In高温バッファ層3を形成した試料を作製し、各々の試料についてアンドープGaN層4の結晶性を評価した。

【0082】[実施例1-3] Mg-GaN高温バッファ層3の代わりに膜厚20nmの2つのMg-GaN層と膜厚20nmの2つのMg-AlIn層とを順次積層して膜厚80nmのMg-GaN/Mg-AlIn超格子高温バッファ層3を形成しかつアンドープGaN層4の膜厚を3 μ mおよび4 μ mとした点を除いて、実施例1と同様にして試料の作製およびアンドープGaN層4の結晶性の評価を行った。

【0083】[実施例1-4] Mg-GaN高温バッファ層3の代わりにZnがドーパされたGaNからなる膜厚80nmのZn-GaN高温バッファ層3を形成しかつアンドープGaN層4の膜厚を2 μ mおよび3 μ mとした点を除いて、実施例1と同様にして試料の作製およびアンドープGaN層4の結晶性の評価を行った。

【0084】[比較例1] 図4に示す従来の窒化物系半導体層の形成方法により、図4(d)に示すようなサファイア基板51上にAlGaIn低温バッファ層52およびアンドープGaN層53を順に形成してなる試料を作製した。

【0085】本例においては、アンドープGaN層53の膜厚の異なる複数の試料を作製した。この場合、アンドープGaN層53の膜厚は0.5~4 μ mの範囲内とし、AlGaIn低温バッファ層52の膜厚は20nmとした。

【0086】上記のようにして作製した各試料について、X線回折により、アンドープGaN層53の結晶性を評価した。

【0087】実施例1-1、実施例1-3、実施例1-4および比較例1の結果を図3に示す。

【0088】図3は、実施例1-1、実施例1-3、実施例1-4および比較例1のアンドープGaN層における膜厚とX線ロックアップカーブ(XRC)半値幅との関係を示す図である。なお、XRC半値幅が小さい程、アンドープGaN層4、53の結晶性が高いことを示す。

【0089】図3に示すように、実施例1-1および比較例1においては、アンドープGaN層4、53の膜厚の増加に伴ってXRC半値幅が減少し、結晶性が向上している。また、同じ膜厚において実施例1-1のアンドープGaN層4と比較例1のアンドープGaN層53とを比べると、Mg-GaN高温バッファ層3を形成した実施例1-1のアンドープGaN層4は、Mg-GaN高温バッファ層3を形成しない比較例1のアンドープGaN層53に比べてXRC半値幅が小さく、結晶性が高いことが明らかとなった。

【0090】図3に示す実施例1-1および比較例1の結果からMg-GaN高温バッファ層3の有効性を定量的に検討すると以下ようになる。すなわち、比較例1の膜厚3 μ mのアンドープGaN層53と同等の結晶性を実施例1-1のアンドープGaN層4において実現するためには、アンドープGaN層4の膜厚を1.5 μ m程度とすればよい。このようにMg-GaN層3を形成することにより、比較例1のアンドープGaN層53に比べて、実施例1-1のアンドープGaN層4においては薄膜化が図られる。

【0091】ここで、実施例1-1の膜厚約1.5 μ mのアンドープGaN層4の表面および比較例の膜厚約3 μ mのアンドープGaN層53の表面をアルカリ溶液によりエッチングし、転位密度を測定した。その結果、実施例1-1のアンドープGaN層4の転位密度は $5 \times 10^8 \sim 2 \times 10^9 \text{ cm}^{-2}$ であり、比較例1のアンドープGaN層53の転位密度は $5 \times 10^9 \sim 1 \times 10^{10} \text{ cm}^{-2}$ であった。平均すると、アンドープGaN層4の転位密度は、アンドープGaN層53の転位密度の約5分の1であった。このように、Mg-GaN層3を形成することにより、実施例1-1のアンドープGaN層4では、比較例1のアンドープGaN層53に比べて転位が低減されることが明らかとなった。

【0092】実施例1-2の結果は、図3に示す実施例1-1の結果と同様であった。すなわち、Mg-Al_x

17

B_{1-x}N高温バッファ層3、Mg-Al_{1-y}Ga_yN高温バッファ層3およびMg-In_zGa_{1-z}N高温バッファ層3を形成した実施例1-2のアンドープGaN層4は、同じ膜厚における比較例1のアンドープGaN層53に比べてXRC半値幅が小さく、結晶性が高いことが明らかとなった。

【0093】この場合、Al_xB_{1-x}NにおけるXの値が大きいほど、また、Al_{1-y}Ga_yNにおけるYの値が大きいほど、また、In_zGa_{1-z}NにおけるZの値が小さいほど、アンドープGaN層4のXRC半値幅が小くなり、結晶性が高くなることが明らかとなった。

【0094】また、図3に示すように、Mg-GaN/Mg-AlN超格子高温バッファ層3を形成した実施例1-3のアンドープGaN層4は、同じ膜厚における比較例1のアンドープGaN層53に比べてXRC半値幅が小さく、結晶性が高いことが明らかとなった。

【0095】さらに、図3に示すように、Zn-GaN高温バッファ層3を形成した実施例1-4のアンドープGaN層4は、同じ膜厚における比較例1のアンドープGaN層53に比べてXRC半値幅が小さく、結晶性が高いことが明らかとなった。

【0096】以上の実施例1-1から実施例1-4および比較例1に示すように、Ga、Al、InおよびBの少なくとも1つを含む窒化物系半導体から構成されかつMgまたはZnがドーパされた単層構造または多層構造の高温バッファ層3を形成することにより、高温バッファ層3上に形成したアンドープGaN層4の転位（格子欠陥）が低減され、結晶性が向上することが明らかとなった。

【0097】【実施例2】低温バッファ層2上にMg-GaN第1高温バッファ層3およびアンドープGaN第2高温バッファ層4が形成された図1に示す発光ダイオードにおいて、p側パッド電極11とn側電極12との間に順方向電圧を印加した。

【0098】【比較例2】低温バッファ層102上にn-GaNコンタクト層103が形成された図5に示す従

18

来の発光ダイオードにおいて、p側パッド電極110とn側電極111との間に順方向電圧を印加した。

【0099】上記の実施例2および比較例2において、発光ダイオードは波長約460nmの光を発した。このとき、実施例2の発光ダイオードにおいては、比較例2の発光ダイオードに比べて発光強度が約25%向上した。このことから、Mg-GaN第1高温バッファ層3およびアンドープGaN第2高温バッファ層4を形成することにより、発光ダイオードにおいて、良好な素子特性が実現されることが明らかとなった。

【図面の簡単な説明】

【図1】本発明に係る半導体素子の一例を示す模式的断面図である。

【図2】図1の発光ダイオードの製造方法の一例を示す模式的工程断面図である。

【図3】実施例1-1から実施例1-4および比較例1のアンドープGaN層における膜厚とXRC半値幅との関係を示す図である。

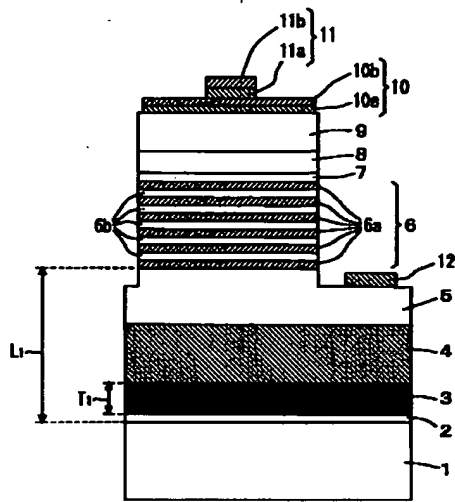
【図4】従来の窒化物系半導体層の形成方法の一例を示す模式的工程断面図である。

【図5】従来の半導体素子の一例を示す模式的断面図である。

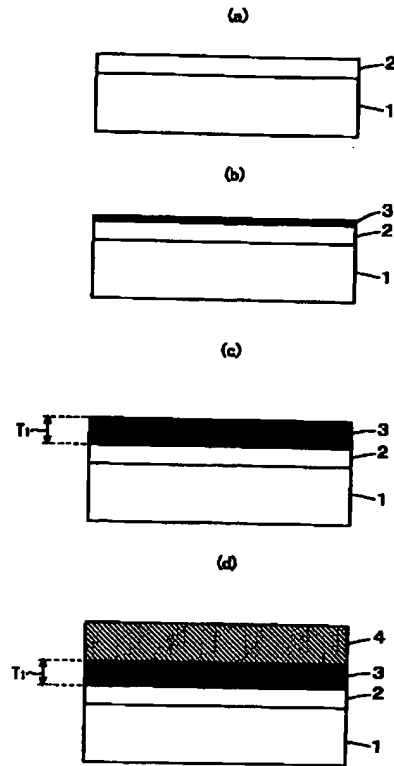
【符号の説明】

- 1, 51, 101 サファイア基板
- 2, 52, 102 低温バッファ層
- 3 Mg-GaN第1高温バッファ層
- 4 アンドープGaN第2高温バッファ層
- 5, 103 n-GaNコンタクト層
- 6 MQW活性層
- 7 アンドープGaN保護層
- 8 p-AlGaInクラッド層
- 9, 109 p-GaNコンタクト層
- 10 p側透光性電極
- 11 p側パッド電極
- 12, 111 n側電極
- 55 転位（格子欠陥）

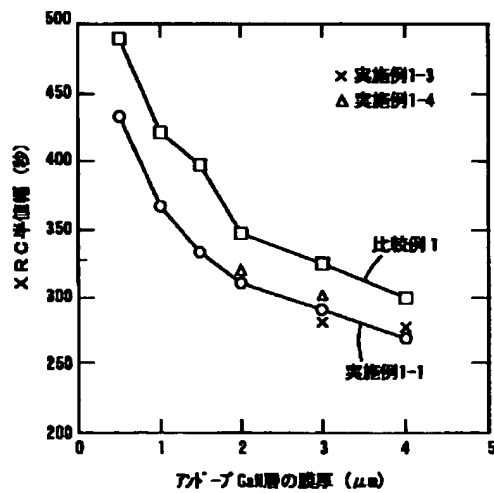
【図1】



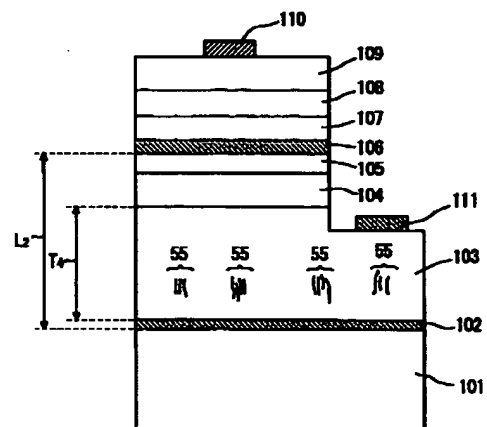
【図2】



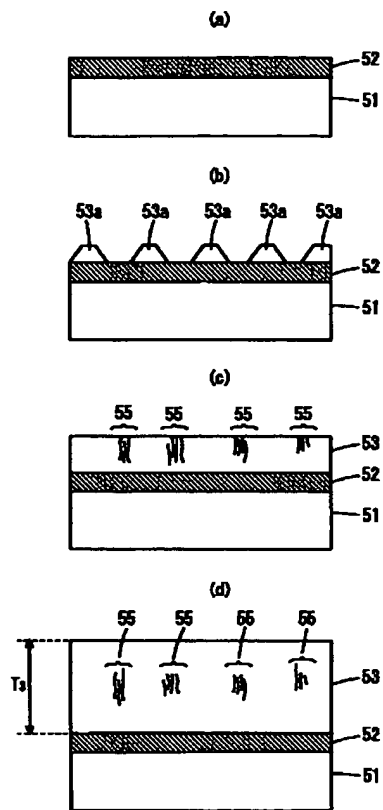
【図3】



【図5】



【図4】



フロントページの続き

(72)発明者 富永 浩司
 大阪府守口市京阪本通2丁目5番5号 三
 洋電機株式会社内

(72)発明者 畑 雅幸
 大阪府守口市京阪本通2丁目5番5号 三
 洋電機株式会社内
 Fターム(参考) 5F041 AA31 AA40 CA05 CA34 CA40
 CA46 CA57 CA65

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☒ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.